

**Krutchinsky Sergey Georgevich**

Taganrog Institute of Technology - Federal State-Owned Educational Establishment of Higher Vocational Education "Southern Federal University"

E-mail: sgkrutch@mail.ru

44, Nekrasovsky, Taganrog, 347928. Phone: 88634-371-689

**Titov Alexei Evgenevich**

E-mail: alehan\_26rus@mail.ru

Phone: 37-17-73

УДК 621.375

**Н.Н. Прокопенко, Д.Н. Конев, А.И. Серебряков**

**СИНТЕЗ СТРУКТУР АНАЛОГОВЫХ МИКРОСХЕМ С ПОВЫШЕННОЙ  
СТАБИЛЬНОСТЬЮ НУЛЕВОГО УРОВНЯ В УСЛОВИЯХ РАДИАЦИИ**

*Предлагается концепция синтеза аналоговых микросхем с малым напряжением смещения нуля при радиационных и температурных воздействиях.*

*Радиация; напряжение смещения нуля.*

**N.N. Prokopenko, D.N. Konev, A.I. Serebryakov**

**SYNTHESIZE OF ANALOG CHIPS WITH IMPROVED STABILITY OF  
ZERO IN RADIATION**

*A concept of the synthesis of analog circuits with a small bias voltage of zero under influence the radiation and elevated temperature.*

*Radiation; the voltage bias of zero.*

Радиационное и температурное воздействия изменяют напряжение эмиттер-база ( $U_{эб}$ ), обратный ток коллекторного перехода  $I_{кб.0}$  и коэффициент усиления по току базы ( $\beta$ ) транзисторов. При этом два последних фактора приводят к нестабильности тока базы.

Для минимизации первой систематической составляющей  $U_{см.1}$ , обусловленной дрейфом  $U_{эб}$ , применяются хорошо известные параллельно-балансные схемы дифференциальных каскадов (ДК), в которых обеспечивается взаимная компенсация нестабильности  $U_{эб}$  двух одинаковых входных транзисторов ДК. В результате эта составляющая напряжения смещения, например, операционных усилителей (ОУ), уменьшается:  $U_{см.1} \approx 0$ .

Что касается второй составляющей  $U_{см.2}$ , зависящей от изменений  $\beta$  транзисторов ОУ, то для ее минимизации необходимы специальные архитектурные решения входного каскада (ДК) и его выходной подсхемы (БУ), в которых реализуются эффекты взаимной компенсации абсолютных значений токов базы и их приращений, обусловленных температурной, радиационной или режимной зависимостью параметров транзисторов.

Анализ современных операционных усилителей с одним выходом показывает, что большинство их схем приводятся к архитектуре рис. 1,а, в которой можно выделить высокоимпедансный узел «А», обеспечивающий суммирование выходных токов ( $I_3$  и  $I_4$ ) обобщенного входного дифференциального каскада (ДК1) и входного тока ( $I_{бу}$ ) выходной подсхемы (буферного усилителя, БУ):



Таким образом, одним из условий синтеза архитектур ОУ с малыми значениями второй систематической составляющей э.д.с. смещения нуля  $U_{см.2} \approx 0$  является такое построение архитектуры и основных подсхем ДК1 и БУ рис. 1,а, и ДК, ПТ, БУ рис. 1,б, при которых во всем диапазоне внешних воздействий (температура, радиация), а также режимных изменений параметров транзисторов и их статических токов при вариациях напряжений питания будет обеспечиваться равенство  $I_3 = I_4 + I_{БУ}$ . Минимизация систематической составляющей  $U_{см.2}$  – это «зона ответственности» схемотехников, разрабатывающих аналоговую микросхему.

В зависимости от знака входного тока БУ ( $I_{БУ}$ ), а также свойств конкретной базовой архитектуры ОУ, которую необходимо модернизировать для уменьшения  $U_{см.2}$ , обусловленный влиянием  $\beta$ -транзисторов, возможен синтез различных структур ОУ, обладающих высокой стабильностью нулевого уровня.

Найдем ограничения на уровни токов смещения  $I_{см.i}$  относительно идеальных проходных характеристик входного каскада (ДК) и токового зеркала (ПТ1) при произвольных значениях и знаке входного тока БУ ( $I_{БУ}$ ), полагая, что эти смещения обусловлены влиянием деградирующих под действием радиации токов базы p-n-p- и n-p-n-транзисторов (рис. 2).

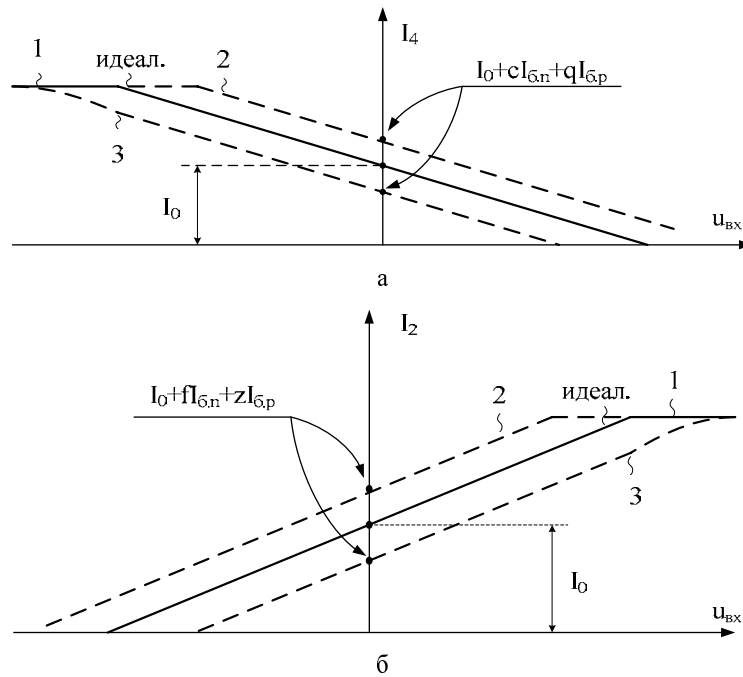


Рис. 2. Возможные варианты смещения характеристик подсхем ДК

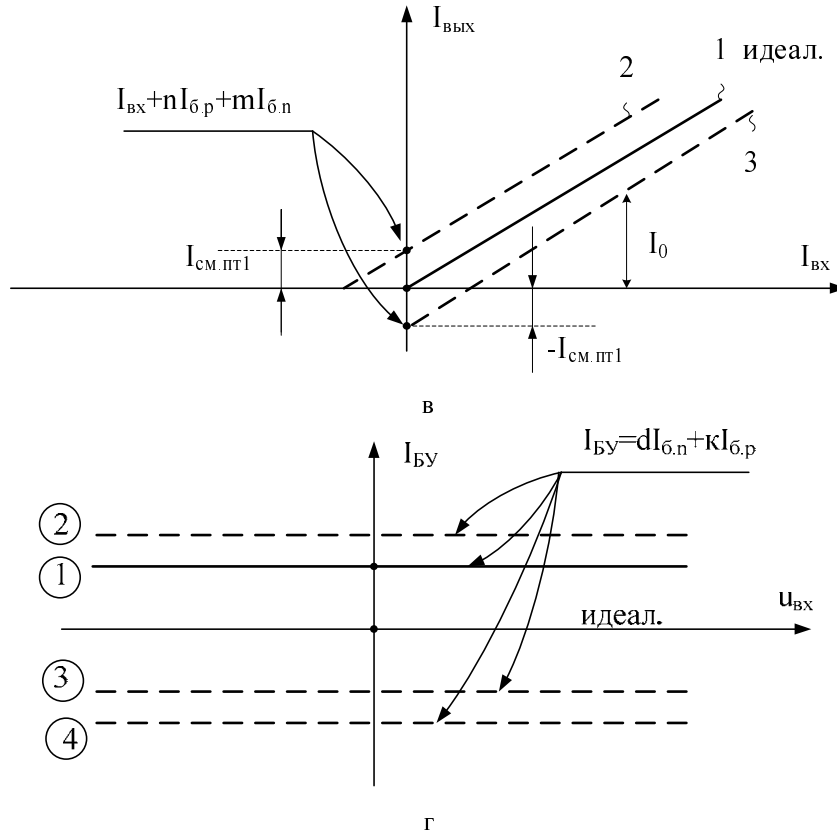


Рис. 2. Возможные варианты смещения характеристик подсхем ДК (а,б), ПТ1 (в), БУ(г), зависящее от численных значений и знаков масштабных коэффициентов  $c, g, f, z, n, m, d, k$

В зависимости от схемотехники функциональных узлов ДК, ПТ1, БУ (рис. 1, б) их смещения нуля могут быть как положительными, так и отрицательными. Поэтому коэффициенты  $f, z, n, m, k, d, c, g$ , характеризующие  $I_{см.i}$ , принимают как положительные, так и отрицательные значения. За счет выбора свойств на постоянном токе подсхем ДК, ПТ1 и БУ, можно обеспечить малое результирующее смещение нуля  $U_{см.2}$  в архитектуре ОУ (рис. 1,б) и его температурный и радиационный дрейф.

Будем считать, что каждая из подсхем ДК, ПТ1, БУ (рис. 1,б) отличается от идеальной и имеет токовые координаты, смещенные относительно «идеального» уровня на величины:

$$I_{см.2} = fI_{б.n} + zI_{б.p}, \tag{1}$$

$$I_{см.4} = cI_{б.n} + gI_{б.p}, \tag{2}$$

$$I_{см.ПТ} = nI_{б.p} + mI_{б.n}, \tag{3}$$

$$I_{БУ} = dI_{б.n} + kI_{б.p}, \tag{4}$$

где  $f, z, n, m, d, k, c, g$  – масштабные коэффициенты при токах базы  $I_{\delta,n}, I_{\delta,p}$ , характеризующие смещение нулевых уровней подсхем ДК, ПТ1 и БУ.

Поэтому, для узла «А» (см. рис. 1,б):

$$I_0 + fI_{\delta,n} + zI_{\delta,p} + nI_{\delta,p} + mI_{\delta,n} + dI_{\delta,n} = kI_{\delta,p} + I_0 + cI_{\delta,n} + gI_{\delta,p} \quad (5)$$

Последнее уравнение можно представить в виде

$$I_{\delta,n} (f + m + d - c) = I_{\delta,p} (k + g - z - n). \quad (6)$$

Таким образом, для минимизации составляющей  $U_{см,2}$  необходимо синтезировать подсхемы ДК, ПТ1, БУ, масштабные коэффициенты которых,  $f, m, d, c, k, g, z, n$  при известных значениях токов базы  $I_{\delta,p}$  и  $I_{\delta,n}$ , применяемых  $n$ - $p$ - $n$ - и  $p$ - $n$ - $p$ -транзисторов удовлетворяют условию (6). При этом целесообразно обеспечить  $f+m+d=c$  и  $k+g=z+n$ .

В связи с большим многообразием вариантов построения трех функциональных узлов ДК, ПТ1, БУ, можно синтезировать более 1000 практических схем ОУ с малыми значениями систематической составляющей  $U_{см,2} \approx 0$  в условиях радиационных воздействий.

Приведенные в [1-4] примеры иллюстрируют методику синтеза ОУ с архитектурой (см. рис. 1,б).

#### БИБЛИОГРАФИЧЕСКИЙ СПИСОК

1. Каскодный операционный усилитель с малым напряжением смещения нуля [Текст] : заявка на патент Российской Федерации, МПК8 Н 03 F 3/45, Н 03 F 3/34 / Прокопенко Н.Н., Серебряков А.И., Будяков П.С. – № 2009119092/09; заявл. 20.05.2009. (186(B)).
2. Каскодный дифференциальный усилитель с малым напряжением смещения нуля [Текст] : заявка на патент Российской Федерации, МПК8 Н 03 F 3/45, 3/34 / Прокопенко Н.Н., Серебряков А.И., Будяков П.С. – № 2009119631/09; заявл. 25.05.2009 (195).
3. Каскодный дифференциальный усилитель с малым напряжением смещения нуля [Текст] : заявка на патент Российской Федерации, МПК8 Н 03 F 3/45, 3/34 / Прокопенко Н.Н., Будяков П.С., Серебряков А.И. – № 2009119952/09; заявл. 26.05.2009 (194).
4. Дифференциальный усилитель с малым напряжением смещения нуля [Текст] : заявка на патент Российской Федерации, МПК8 Н 03 F 3/45, 3/34 / Прокопенко Н.Н., Серебряков А.И., Будяков П.С. – № 2009120332/09; заявл. 28.05.2009.

#### **Прокопенко Николай Николаевич**

Государственное образовательное учреждение высшего профессионального образования «Южно-Российский государственный университет экономики и сервиса»

Email: prokopenko@sssu.ru

346500, Шевченко, 147, Шахты. Тел: 88636 22-20-37

#### **Конев Даниил Николаевич**

Email: prokopenko@sssu.ru

Тел: 88636 22-20-37

**Серебряков Александр Игоревич**

Email: prokopenko@sssu.ru

Тел: 88636 22-20-37

**Prokopenko Nicolay Nicolaieich**

State educational institution of the higher vocational training «South Russian State University of Economics and Service»

E-mail: prokopenko@sssu.ru

147, Shevchenko, Shakhti, 346500, Phone: 88636 22-20-37

**Konev Danil Nicolaevich**

E-mail: prokopenko@sssu.ru

Phone: 88636 22-20-37

**Serebryakov Alexandr Igorevich**

E-mail: prokopenko@sssu.ru

Phone: 88636 22-20-37

УДК 621.375

**Н.Н. Прокопенко, Д.Н. Конев, А.И. Серебряков****ШИРОКОПОЛОСНЫЙ АНАЛОГОВЫЙ ПЕРЕМНОЖИТЕЛЬ  
НАПРЯЖЕНИЙ НА БАЗЕ ТОКОВЫХ ЗЕРКАЛ**

*Рассматривается архитектура широкополосного ( $0 \div 6$  ГГц) аналогового перемножителя потенциальных сигналов с малым ( $1,5$  В) напряжением питания, являющаяся альтернативой широко распространенной ячейке Джильберта.*

*Перемножитель; квадратор; удвоитель частот; система на кристалле.*

**N.N. Prokopenko, D.N. Konev, A.I. Serebryakov****BROADBAND ANALOG MULTIPLIERS OF VOLTAGE BASED ON  
CURRENT MIRRORS**

*A multiplier architecture of the potential signal with a reduced voltage to a level less than  $1.5V$  is shown. The proposed technical solution is an alternative to multiply Gilbert cell.*

*Cell; multiplier; architecture.*

В цифровых интегральных микросхемах и их приложениях в области систем управления энергетическими комплексами результатом увеличения скорости обработки информации стали тенденции постоянного уменьшения напряжения питания. Однако это не приемлемо в аналоговом проектировании с высокими качественными параметрами. При технологических нормах  $350$  нм (напряжение питания  $3,3$  В) по-прежнему достаточно схемотехнических возможностей для создания аналоговых микросхем (АМ), хотя наличие  $5$  В питания было бы предпочтительнее. При нормах  $180$  нм ( $1,8$  В) процесс проектирования усложняется и некоторые характеристики АМ деградируют. При  $90 \div 130$  нм необходимо развитие новых подходов к проектированию АМ, ориентированных на обеспечение работоспособности при низковольтном питании ( $E_{п}=1 \div 1,5$  В).