

Раздел I. Архитектуры, модели и средства информационных систем

УДК 004.42

В.Ф. Гузик, Д.А. Беспалов

НЕКОТОРЫЕ АСПЕКТЫ РАЗРАБОТКИ СОВРЕМЕННЫХ ЦИФРОВЫХ ИНТЕГРИРУЮЩИХ ВЫЧИСЛИТЕЛЬНЫХ СИСТЕМ*

Рассматриваются некоторые аспекты построения интегрирующих вычислительных систем на современной теоретической и элементной базе. Данные исследования ведутся на кафедре вычислительной техники Инженерно-технологической академии Южного федерального университета (ЮФУ). Рассматриваются исторически сложившиеся трудности при реализации интегрирующих устройств и отдельных цифровых интеграторов, а также современные методы их решения. Описываются подходы к решению поставленной задачи при помощи современных теоретических методов и аппаратных средств. Приводится теоретическое описание процесса построения интегрирующих структур и отдельных цифровых интеграторов. Синтезируется и обосновывается схема универсальной вычислительной системы интегрирующего типа, состоящая из ограниченного набора элементов: интегратора, экстраполятора, коммутационной схемы, буферизирующей оперативной памятью для хранения текущей схемы соединений, постоянной памятью для хранения набора коммутационных матриц, а также шинного интерфейса для связи внутренних компонент системы, интерфейс ввода/вывода для связи с соседними модулями или внешними устройствами и устройства управления для управления вычислительным процессом. Далее приводится пример решения практической задачи на ее основе. Приведена схема перехода от заданной функции к порождающей системе уравнений Шеннона. В завершении практической части, показана конфигурация однородной интегрирующей структуры, состоящей из цифровых интеграторов и коммутационных связей между блоками. Описываются перспективы развития интегрирующих вычислительных систем. В заключении дается краткая характеристика используемых для практической реализации интегрирующей структуры аппаратных средств и полученные параметры схемы.

Проблемно-ориентированные вычислительные системы; интегрирующие структуры; цифровой интегратор; ПЛИС.

V.F. Guzik, D.A. Bepalov

SOME ASPECTS OF THE DEVELOPMENT OF MODERN NUMERICAL INTEGRATING COMPUTER SYSTEMS

The paper discusses some aspects of building integrating computer systems and modern theoretical element base. These studies are conducted at the Department of Computer Engineering Engineering-Technology Academy of the Southern Federal University (SFedU). Considered historically difficult to implement integrators and individual digital integrators, as well as modern methods of solving them. Describes an approach to the solution of problems by means of modern theoretical methods and hardware. Provides a theoretical description of the process of building structures and integrating separate digital integrators. Synthesized and grounded circuit-purpose computer system

* Работа поддержана Минобрнауки РФ в рамках реализации базовой части госзадания 2014/174 на выполнение НИР (проект № 2336).

integrating type, consisting of a limited set of elements: integrator extrapolator, circuit diagram, buffered RAM to store the current circuit diagram, permanent memory for storing a plurality of switching matrices, as well as bus interface for communication inside the system, I/O interface for communication with the adjacent modules and external devices and control devices for controlling the computational process. The following is an example of solving practical problems based on it. The scheme of transition from a given function to generate the system equations Shannon. At the end of the practical part shows a configuration of integrating a homogeneous structure consisting of a digital integrator and the links between switching units. Describes the prospects of integrating computer systems. In conclusion, a brief characterization used for the practical implementation of integrating hardware structure and the resulting parameters of the scheme.

Problem-oriented computer systems; integrating structure; numerical integrator; FPGA.

Введение. С момента последнего прорыва в качественном развитии вычислительной техники прошло уже почти три десятка лет – это был скачок, коренным принципом повлиявший на принципы построения вычислительных машин. В настоящее время снова происходят изменения в данной сфере и все большее внимание уделяется параллельной структуре вычислительных устройств, развитию однородных вычислительных сред и систем, а также совершенствованию специализированных вычислительных машин, удовлетворяющих самым жестким требованиям в отношении быстродействия, надежности, веса, габаритов и других характеристик [3, 6].

Пока что эти изменения в явном виде касаются суперэвм, многопроцессорных высокопроизводительных систем и носимой электроники. За истекший период времени наиболее интенсивное развитие шло в направлении совершенствования преимущественно одного класса вычислительных машин: универсальных цифровых вычислительных машин.

Специализированные вычислительные средства развивались лишь под давлением практических запросов и потребностей [7]. Также следует заметить, что архитектура и сама концепция вычислительного процесса достаточно жестко наследовала самые первые принципы Фон Неймановской архитектуры с изменениями различной степени важности.

Классическая структура универсальных цифровых машин строится с таким расчетом, чтобы с их помощью можно было бы решить любую задачу, сведя ее решение к последовательному выполнению элементарных математических и логических операций. Любая задача, будь то решение дифференциального уравнения или задача распознавания образов будет решаться в универсальной машине на основе одного и того же набора элементарных операций, даже если сама концепция и структура задачи совершенно не соответствует структуре вычислителя [1, 2].

Еще одним немаловажным фактором, который стоит отметить является то, что широко распространенные принципы построения структура современных цифровых вычислительных машин либо далеки от принципов конструирования микросхемотронных схем, либо вообще входят с ними в определенные противоречия [9].

Проблемы построения вычислительных машин интегрирующего типа. Следуя из анализа текущей ситуации в сфере перспективных технологий вычислительной техники, цифровые вычислительные машины находятся на таком этапе развития, когда практические потребности в развитии теории последних выдвинули ряд важных проблем, требующих переработки информации и создания новых подходов к созданию методов, алгоритмов, архитектур и самих принципов построения и реализации вычислительной техники [3, 9, 10, 11].

К этим проблемам можно смело отнести следующие:

1. Проблема универсальности и специализации средств вычислительной техники в смысле круга решаемых задач.
2. Проблема комбинации последовательных и параллельных структур в вычислительных машинах.

3. Проблема разработки новых программных и аппаратурных принципов реализации вычислительного процесса.
4. Проблема применения в цифровых машинах не только полноразрядных переменных, но и одноразрядных и много разрядных приращений.
5. Проблему однородности и неоднородности вычислительных структур.
6. Проблему конструирования вычислительных машин из ограниченного набора элементарных решающих блоков или блоков более крупного масштаба.
7. Проблему иерархичности вычислительных устройств и ассоциации разномасштабных однотипных и разнотипных вычислительных машин и вычислительных сред.

Вопрос о противостоянии универсальных и специализированных машин является самым злободневным на сегодняшний день и существующее соблюдение полярностей в этом плане не является оптимальным решением.

Однако данную проблему можно решить, взяв хотя бы пример человеческого мозга – эталон «универсального вычислителя», повторить который в терминах цифровой техники до сих пор не удалось. Несмотря на универсальность последнего в смысле перерабатываемой информации и круга решаемых проблем, он имеет ярко выраженные части, каждая из которых может работать параллельно с другими и перерабатывать отдельные категории информации. К тому же, эти части могут заменять и дополнять друг друга.

Итак, можно сделать следующие выводы.

Универсальные и специализированные вычислительные машины не исключают и не заменяют друг друга. Один класс лишь дополняет другой в общей сфере решаемых задач. Каждый из классов имеет свои достоинства и область применения.

Однако имеется ряд приведенных выше проблем, в полной мере нерешаемой ни одним из рассмотренных классов вычислительных устройств.

Из этого следует, что необходимо развивать не только универсальные или специализированные средства вычислительной техники, но и другие инструменты, максимально покрывающие решение поставленных задач.

Подходы к решению поставленной задачи. В цифровых машинах аксиоматически принято представление данных в виде полноразрядных переменных. Однако имеется широкий круг задач, связанных с описанием непрерывно изменяющихся процессов и объектов, при исследовании или моделировании которых значительно выгоднее представлять и преобразовывать информацию в виде одноразрядных или многоразрядных приращений переменных [5, 6]. Данный подход может называться инкрементным и может по праву считаться универсальным способом представления информации во многих случаях [4].

Применение инкрементного подхода в первую очередь сокращает объем перерабатываемой и передаваемой между блоками вычислителя информации, повышает скорость вычислений и снижает нагрузку на каналы связи. Кроме того, существенно снижается помехоустойчивость и устойчивость к сбоям, так как сбои в отдельном приращении ведет лишь к снижению точности вычислений, не нарушая качественной стороны вычислительного процесса.

Другим фактом в пользу использования инкрементного подхода является явное деление описание объектов и процессов окружающего мира на дискретную и непрерывную составляющие. Соответственно, математическое их описание требует одновременного использования обоих подходов. Зависимости, описываемые дискретным математическим аппаратом хорошо реализуются при помощи цифровых вычислительных машин, в то время как описание непрерывных процессов может в чистом виде быть выполнено либо аналоговыми машинами, либо цифровыми с использованием аппарата приращений (с учетом проблемы точности).

Анализ современных цифровых машин показывает, что их вычислительной мощности и степени интеграции отдельных элементов может хватить для решения подобной проблемы, но остаются нерешенными проблемы перестраиваемости программы (алгоритма) во время работы, способности к самонастройке и самоорганизации, надежности и восстановления после сбоев (живучести), а также однородности, масштабируемости и простоты конечной реализации.

В целом, даже современные высокопроизводительные цифровые вычислительные машины во многих случаях оказываются малопригодными для моделирования высокоскоростных объектов и быстро протекающих процессов, описываемых непрерывными функциональными зависимостями.

Однако большинство перечисленных выше условий и, в некотором плане, противоречивых требований, в полной мере выполняются цифровыми вычислительными системами (ЦВС), т.е. цифровыми схемами, реализующими идею цифрового интегрирования.

Они обеспечивают высокое быстродействие, скорость, естественный параллелизм, живучесть, масштабируемость и перестраиваемость за счет использования точных методов интегрирования, многоразрядных приращений, параллельной структуры и современных подходов к проектированию проблемно-ориентированных вычислительных систем. Кроме того, аппаратные затраты для реализации конечного решения в несколько раз ниже, чем затраты на изготовление даже специализированных цифровых вычислителей стандартного типа [2].

Программирование непрерывных задач осуществляется в интегрирующих машинах за счет коммутации между собой отдельных решающих блоков, в результате чего программа сводится к двум матрица, состоящим из единиц и нулей. Это дает возможность простой перестройки программ прямо в процессе работы, а также с внедрением адаптационных алгоритмов – и возможность самоорганизации и самонастройки.

Другим существенным достоинством интегрирующих вычислителей является небольшое число конечных решающих блоков, каждый из которых, к тому же, имеет всего несколько входов и выходов [3].

По факту, такая ЦВС содержит в себе три типа блоков:

1. Однотипные интегрирующие блоки.
2. Управляемый коммутатор.
3. Периферийный блок ввода/вывода.

Первые образцы ЦВС были сделаны промышленным образом еще несколько десятков лет назад и известны в литературе под названием цифровых интегрирующих машин (ЦИМ) или цифровых дифференциальных анализаторов (ЦДА). Простота их структуры, более высокая по сравнению с аналоговыми вычислительными машинами точность и более высокая по сравнению с используемыми тогда цифровыми ЭВМ скорость давали определенную иллюзию того, что проблемы цифрового моделирования и управления в реальном времени для быстропротекающих процессов и высокоскоростных объектов решены [6].

Однако в скором времени выяснилось, что это мнение ошибочно. Отчасти развитие таких машин остановилось благодаря использованию одноразрядных приращений, грубой формулы численного интегрирования (например, методом прямоугольников) и ограниченностью имеющегося тогда аппаратного базиса.

Эти три основные проблемы сейчас можно с успехом решить, используя:

1. Большое быстродействие современных аппаратных схем для реализации элементов ЦВС.
2. Естественный параллелизм вычислительных потоков и возможность размещения большого числа элементарных решающих блоков на одном кристалле.

3. Новые и более точные формулы численного интегрирования с использованием многоградных приращений, которые можно с высокой эффективностью реализовать на аппаратном уровне [4].

Все это позволяет сделать вывод, что именно сейчас можно создать ИВС, превосходящую первые модели в десятки, сотни и тысячи раз по скорости и степени интеграции, разместив последнюю на одном кристалле.

Основные принципы построения ИВС. Ядром ИВС является методика приведения математического описания задачи к системе уравнений Шеннона [3]. Обычно они представляются в симметричной форме.

$$\left. \begin{aligned} dy_{pk} &= \sum_{j=1}^N C_{pkj} dz_j; \\ dy_{qk} &= \sum_{j=1}^N C_{qkj} dz_j; \\ dz_k &= y_{pk} y_{qk}; \\ dz_1 &= dx; \\ y_{pk}(x_0) &= y_{pk0}; \\ k &= 2, 3, \dots, N \end{aligned} \right\} \quad (1)$$

где C_{pkj} и C_{qkj} – некоторые коэффициенты, принимающие значения 0 или 1 в зависимости от природы решаемой задачи, y_{pk0} – вектор начальных условий, изменяемых до запуска вычислительного процесса.

Естественно, что C_{pkj} и C_{qkj} представляются в виде прямоугольных матриц и, фактически, определяют программу для вычислительной системы. Применяются в виде коммутационных матриц для соединения интеграторов в ИВС.

Если обратить внимание на структуру уравнений (1), можно отметить, что в правой части используются только операции умножения и сложения, что исключает необходимость разработки и внедрения более сложных вычислительных блоков в ИВС.

В качестве основной методики численного интегрирования уравнений Шеннона лежит вычислений интеграла Стильтеса [1]:

$$\nabla z_{k(i+1)} = \int_{x_i}^{x_{i+1}} y_{pk}(x) dy_{qk}(x). \quad (2)$$

В общем случае для реализации можно использовать интерполяционную формулу численного интегрирования по Стильтесу (для $n = 3, 4, 5, \dots$):

$$\begin{aligned} \nabla z_{k(i+1)} &= y_{pki} \nabla y_{qki} + \frac{1}{2} y_{pk(i+1)} \nabla y_{qk(i+1)} + \\ &+ \sum_{\alpha=0}^4 \sum_{\beta=\alpha+1}^{n-\alpha-3} a_{\alpha\beta n} * \\ &* [\nabla y_{pk(i+1-\alpha)} \nabla y_{qk(i+1-\beta)} - \nabla y_{pk(i+1-\beta)} \nabla y_{qk(i+1-\alpha)}]. \end{aligned} \quad (3)$$

где $a_{\alpha\beta n}$ – некоторые постоянные коэффициенты.

При подстановке в (3) различных значений n , можно вывести конкретные формулы численного интегрирования, которые можно использовать при разработке элементов ИВС.

Для экспериментального исследования целесообразно использовать три метода интегрирования:

Формула прямоугольника (при $n=2$):

$$\nabla z_{k(i+1)} = y_{pki} \nabla y_{qk(i+1)}. \quad (4)$$

Формула трапеций (при $n = 3$):

$$\nabla z_{k(i+1)} = [y_{pki} + \frac{1}{2} \nabla y_{pk(i+1)}] \nabla y_{qk(i+1)}. \quad (5)$$

Формула квадратичных парабол (при $n=3$):

$$\begin{aligned} \nabla z_{k(i+1)} = & [y_{pki} + \frac{1}{2} \nabla y_{pk(i+1)}] \nabla y_{qk(i+1)} + \\ & + \frac{1}{12} [\nabla y_{pi} \nabla y_{q(i+1)} - \nabla y_{p(i+1)} \nabla y_{qi}]. \end{aligned} \quad (6)$$

Если взять два первых уравнения из системы уравнений Шеннона (1) и проинтегрировать их:

$$\begin{aligned} \nabla y_{pk(i+1)} &= \sum_{j=1}^N C_{pkj} \nabla z_{j(i+1)}, \\ \nabla y_{qk(i+1)} &= \sum_{j=1}^N C_{qkj} \nabla z_{j(i+1)}. \end{aligned} \quad (7)$$

то можно получить приращения подынтегральной функции $\nabla y_{pk(i+1)}$ и переменной интегрирования $\nabla y_{qk(i+1)}$, которые будут подаваться на входы цифрового интегратора. Естественно, что указанная операция проводится на ограниченном отрезке пространства времени (x_i, x_{i+1}) .

Здесь также следует учесть, что формулы интегрирования являются интерполяционными и требуют использования приращений $\nabla y_{pk(i+1)}$ и $\nabla y_{qk(i+1)}$, полученных путем экстраполяции приращений ∇y_{pki} и ∇y_{qki} на один шаг вперед.

В основу экстраполятора можно положить следующее выражение [1]:

$$\nabla z_{k(i+1)}^* = \sum_{\alpha=1}^n (-1)^{\alpha-1} \binom{n}{\alpha} \nabla z_{k(i+1-\alpha)}. \quad (8)$$

Обобщенная структура интегрирующих ВС. В соответствии с этим можно предложить следующую условную структурную схему цифрового интегратора (рис. 1) как решающего блока ИВС (рис. 2).

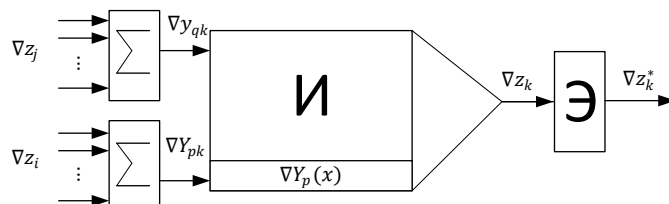


Рис. 1. Условная структурная схема цифрового интегратора

Помимо основных блоков *И* – интегратора, *Э* – экстраполятора и *КС* – коммутационной схемы, в ИВС целесообразно добавить буферизирующую оперативную память *ОЗУ* для хранения текущей схемы соединений и постоянную память *ПЗУ* для хранения набора коммутационных матриц, а также шинный интерфейс *ШИ* для связи внутренних компонент системы, интерфейс ввода/вывода *ИВВ* для связи с соседними модулями или внешними устройствами и устройство управления *УУ ИВС* для управления вычислительным процессом.

В общем случае получается N – цифровых интеграторов, $2N$ сумматоров и N экстраполяторов приращений.

Как видно из структурной схемы, вычислительные потоки здесь работают параллельно, в результате чего само решение задачи, выраженное в терминах цифрового интегрирования, оказывается развернутым в пространстве времени и скорость интегрирования зависит только от скорости работы самого базового цифрового интегратора и скорости перестройки коммутационной структуры. Загрузка новых конфигурационных матриц и обмен данными с внешними устройствами выполняются одновременно с основным вычислительным процессом, поэтому их можно не принимать во внимание при расчете временных затрат.

Наряду с описанным принципом работы ЦВС существует схема без использования экстраполяторов приращений. Она так же строится на базе уравнений Шеннона на основе одних интерполяционных формул численного интегрирования по Стилтгесу (3). Разница в аппаратном исполнении выражается в простом отсутствии экстраполяторов для каждого интегратора.

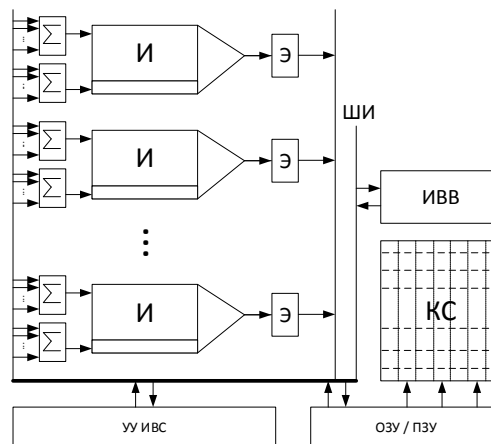


Рис. 2. Структура ИВС

Здесь процесс интегрирования организуется итерационным методом и шаги вычислений выполняются до того момента, когда будет достигнута заданная на одном шаге точность. После этого выполняется переход к следующему шагу. Это замедляет процесс решения задачи и требует большой сходимости изначального представления последней.

Пример решения вычислительной задачи на ИВС. Общая схема перехода от заданной функции к порождающей системе уравнений Шеннона состоит из следующих этапов:

- 1) расчленение исходной функции с учётом суперпозиции на более простые;
- 2) последовательное дифференцирование каждой простой функции (при одновременном введении новых переменных) до момента, когда, начиная с некоторого шага дифференцирования, её высшие частные производные либо обращаются в нуль, либо содержат периодически повторяющиеся функции;

- 3) получение конечной системы уравнений Шеннона;
- 4) определение начальных значений всех зависимых переменных, входящих в систему уравнений Шеннона;
- 5) составление схемы ИВС.

Рассмотрим пример перехода к системе уравнений от явной функции

$$Z = e^x \cos y. \quad (9)$$

Пользуясь принципом суперпозиции, можно написать:

$$\left. \begin{aligned} Z &= UV, \\ U &= e^x, \\ V &= \cos y \end{aligned} \right\}$$

Составим для каждой из трёх функций систему уравнений Шеннона.

Для первой функции имеем: $dZ = UdV + VdU$

Дифференцируя вторую функцию, получим: $dU = e^x dx$, откуда: $dU = Udx$.

Продифференцируем третью функцию: $dV = -\sin y dy$, и, введя новое обозначение $\eta = \sin y$, получим: $dV = -\eta dy$.

Дифференцируя функцию $\eta = \sin y$, найдём: $d\eta = \cos y \cdot dy$ или $d\eta = V \cdot dy$

Объединяя полученные уравнения, приходим к системе уравнений Шеннона:

$$\left. \begin{aligned} dZ &= UdV + VdU, \\ dU &= Udx, \\ dV &= -\eta dy, \\ d\eta &= Vdy, \end{aligned} \right\}, \quad (10)$$

которая определяет заданную функцию $Z = e^x \cos y$.

Согласно представленным выше условным схемам цифрового интегратора, можно синтезировать следующую структурную схему ИВС (рис. 3).

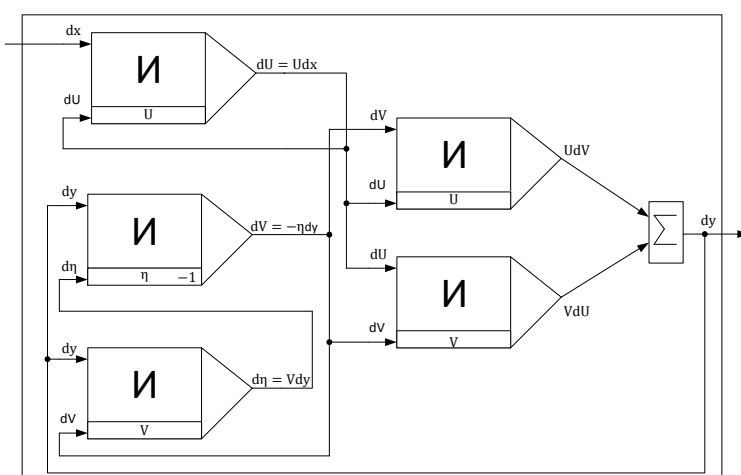


Рис. 3. Структура ИВС для решения уравнения (9)

Рассмотрим далее результаты реализации некоторых блоков на базе программируемых интегральных схем.

Реализация узлов ИВС на программируемых логических интегральных схемах. Появление архитектурно развитых типов элементных баз сверхбольшой интеграции (FPGA, CPLD, ASIC) позволяет на новом уровне разрабатывать технологии реконфигурируемых вычислений [12].

Для тестирования узлов ИВС на практике, был разработан ряд блоков для ПЛИС Nexys™4 Artix-7 FPGA и проверена их работоспособность в среде моделирования и на отладочном стенде. Создание узлов проводилось в CAPISEDesignSuite 14 – WebPACK и MentorGraphicsModelSimTrial. В качестве языкового средства разработки использовался язык описания аппаратуры VHDL.

Результаты показали, что отдельный интегратор занимает не более 3 % относительно доступной ресурсоемкости ПЛИС для широкого спектра разрядности, температура корпуса держалась на уровне 40 % от нормы, а при относительном снижении точности в 1.5–2 раза, уменьшалась на 23–25 %. При этом потребляемая мощность находилась в пределах от 0.05A до 0.15A.

Заключение. Интегрирующие вычислительные структуры обладают высокой точностью и быстродействием при решении ряда задач моделирования и управления, как в реальном времени, так и с его опережением. Они реализуют эквивалентные системы дифференциальных уравнений Шеннона с помощью методов численного интегрирования по Стилтьесу.

Они являются если не заменой, то достойным дополнением стандартным универсальным или специализированным цифровым вычислительным машинам, нередко выигрывая у последних по многим параметрам. Их сфера применения чрезвычайно широка [15–17, 19]: это моделирование физических процессов, решение задачи управления в реальном времени, сопровождение физических процессов [13, 18, 24,], интерполяция и экстраполяция данных [23], цифровая обработка сигналов [17, 23].

К тому же, относясь к классу проблемно-ориентированных вычислительных средств [3], они могут эксплуатироваться в неблагоприятных условиях внешней среды, малоэффективного охлаждения и энергообеспечения, а также в жестких условиях и требованиях к вычислительному процессу. Подобные решения также могут быть использованы как ускорители в более сложных вычислительных системах большого масштаба в качестве систем с однородной структурой [13].

В таких случаях, чем эффективнее, экономичнее и надежнее построена схема, тем лучше.

Кроме того, адаптация таких вычислителей возможна даже в «энергетическом» плане. Например, прекращение тактирования неиспользуемых блоков ИВС или «сброс» точности вычислений может не только уменьшить потребление энергии и перераспределить выделяемую тепловую мощность, но и дает возможность обходить некорректно работающие участки схемы.

Эксперименты показывают, что ИВС за счет естественной параллельности и адаптации к структуре и сути решаемой задачи может иметь быстродействие, как минимум на порядок выше, чем универсальная вычислительная машина, решающая ту же задачу стандартным для нее последовательным способом.

Имея более лучшие динамические характеристики ИВС, однако, уступают цифровым вычислительным машинам, в логических возможностях и в универсальности в смысле решаемого круга задач. Кроме того, могут быть затруднения в использовании ИВС при обработке скачкообразных или прерывистых процессов, а также потери в точности на начальных участках интегрирования.

Эти проблемы можно решить построением комбинированной схемы, объединяющей в себе как вычислительное ядро цифровой вычислительной машины, так и модули ИВС. Такие тандемы могут успешно использоваться как для моделирования сложных динамических процессов, так и для управления последними.

Можно считать, что разработка подобной системы является целью авторов в их дальнейшей работе и будет завершена в полном объеме после дополнительного исследования.

БИБЛИОГРАФИЧЕСКИЙ СПИСОК

1. Глушкова В.М. и др. Энциклопедия кибернетики. В 2-х т. – Киев: Главная редакция УКЭ, 1974. – 1227 с.
2. Гузик В.Ф. Модульные интегрирующие вычислительные структуры. – М.: Радио и связь, 1984. – 216 с.
3. Гузик В.Ф. Проектирование проблемно-ориентированных вычислительных систем. Ч. 1: Монография. – Таганрог: Изд-во ГТИЮФУ, 2009. – 463 с.
4. (реконфиг) Евреинов Э.В. Однородные вычислительные системы, структуры и среды. – М.: Радио и связь, 1981. – 208 с.
5. Жабин В.И., Ковалев Н.А. Реализация цифровых интеграторов на ПЛИС // Проблемы автоматизации и управления. – 2007. – № 1 (19). – С. 50-55.
6. Каляев А.В. Теория цифровых интегрирующих машин и структур. – М.: Советское радио, 1970. – 472 с.
7. Каляев И.А., Левин И.И. Семерников Е.А., Шмойлов В.И. Реконфигурируемые мультиконвейерные вычислительные структуры. – Ростов-на-Дону: ЮНЦ РАН, 2008. – 393 с.
8. Попов Б.А., Теслер Г.С. Вычисление функций на ЭВМ: Справочник. – Киев: Наукова думка, 1984. – 600 с.
9. Байков В.Д., Смолов В.Б. Специализированные процессоры: итерационные алгоритмы и структуры. – М.: Радио и связь, 1985. – 288 с.
10. Хамухин А.А. Ячеечная модель устройства для решения дифференциальных уравнений в частных производных // Известия Томского политехнического университета. – 2010. – С. 8.
11. Хамухин А.А. Реконфигурирование однородной вычислительной структуры с непрограммируемыми ячейками для решения дифференциальных уравнений в частных производных // Известия Томского политехнического университета. – 2010. – Т. 316, № 5. – С. 68-72.
12. AL-ALAOUI M.A. Novel digital integrator and differentiator // Electronics Letters. – 1993. – Vol. 29, no. 4. – P. 376-378.
13. Bruce J., Mauro B., Paolo G. Physics of Fractal operators. – Springer Verilog, 2003.
14. Gupta Maneesha, Jain Madhu, Kumar B. Novel class of stable wideband recursive digital integrators and differentiators // IET Signal Processing. – 2010. – Vol. 4, no. 5. – P. 560-566.
15. Franklin F.G., Powell J.D., Emami-Naeini A. Feedback Control of Dynamic Systems / Fourth ed. AddisonWesley, MA, 1994.
16. HSU CHEN-CHIEN, WANG WEI-YEN, YU CHIH-YUNG. Genetic algorithm-derived digital integrators and their applications in discretization of continuous systems // In Proc. CEC Congress on Evolutionary Computation. Honolulu (USA), 2002. – P. 443-448.
17. Ifeachor E.C., Jervis B.W. Digital Signal Processing: A Practical Approach. Second ed. Prentice-Hall, Pearson Education Limited, Harlow, 2002.
18. McEliece R.J. Designing Discrete-Time Filters for Differentiation and Integration. EE32b Signals, Systems, and Transforms. February 4, 2002. – 7 p.
19. Mitra S.K. Digital Signal Processing. Third ed. New York: McGraw-Hill, 2006.
20. Ngo N.Q. A new approach for the design of wideband digital integrator and differentiator // IEEE Trans. Circuits Syst. II: Express briefs. – 2006. – Vol. 53, no. 9. – P. 936-940.
21. Papamarkos N., Chamzas C. A new approach for the design of digital integrators // IEEE Transactions on Circuits and Systems I: Fundamental Theory and Applications. – 1996. – Vol. 43, no. 9. – P. 785-791.
22. Philips C.L., Nagle H.T. Digital Control System Analysis and Design. Third ed. Prentice-Hall, Englewood Cliffs, NJ, 1995, Ch.11.
23. Tseng C.C., Lee S.L. Digital IIR integrator design using Richardson extrapolation and fractional delay // IEEE Transactions on Circuits and Systems, part I: regular papers. – 2008. – Vol. 55, no. 8. – P. 2300-2309.

24. *Woulfe M., Manzke M.* Towards a field- programmable physics processor (FP3). Interaction, Simulation and Graphics Lab (ISG), Department of Computer Science, Trinity College Dublin. The Eurographics Association 2006. – 7 p.
25. *Zhou Y. J., Mei T. X.* FPGA BASED REAL TIME SIMULATION FOR ELECTRICAL MACHINES. School of Electronic and Electrical Engineering, The University of Leeds, Leeds, LS2 9JT, UK. 2005. – 6 p.

Статью рекомендовал к опубликованию д.т.н., профессор А.М. Белевцев.

Гузик Вячеслав Филиппович – Южный федеральный университет; e-mail: vfguzik@sfedu.ru; 347928, г. Таганрог, пер. Некрасовский, 44; тел.: 88634371550; кафедра вычислительной техники; зав. кафедрой; д.т.н.; профессор.

Беспалов Дмитрий Анатольевич – e-mail: bda82@mail.ru; кафедра вычислительной техники; к.т.н.; доцент.

Guzik Vyacheslav Filippovich – Southern Federal University; e-mail: vfguzik@sfedu.ru; 44, Nekrasovskiy, Taganrog, 347928, Russia; phone: +78634371550; the department of computer engineering; head of department; dr. of eng. sc.; professor.

Bespalov Dmitry Anatolievich – e-mail: bda82@mail.ru; the department of computer engineering; cand. of eng. sc.; associate professor.

УДК 543.421:621.38

А.В. Вовна, А.А. Зори

СТРУКТУРНО-АЛГОРИТМИЧЕСКАЯ ОРГАНИЗАЦИЯ ПОДСИСТЕМЫ КОНТРОЛЯ ПАРАМЕТРОВ ВЗРЫВООПАСНОСТИ ПЫЛЕГАЗОВОЙ СМЕСИ В УГОЛЬНЫХ ШАХТАХ

Вследствие интенсификации технологического процесса добычи угля при ведении работ в горных выработках резко возрастают пылеобразование и газоносность шахт, что приводит к повышению взрывоопасности пылегазовой смеси. Комплексное оснащение шахт системой азрогазовой защиты не обеспечивает достаточный уровень безопасности. Отсутствие быстродействующих высокоточных измерителей концентрации пыли ограничивает функции достоверного диспетчерского контроля по пылегазовой обстановке в рудничной атмосфере. Работа направлена на постановку требований и разработку подсистемы контроля параметров взрывоопасности пылегазовой смеси в рудничной атмосфере угольных шахт в составе систем диспетчерского контроля. На основании проведенных исследований предложенной математической модели синтезирована структура измерительной подсистемы и сформулированы требования к ее блокам. Ведение непрерывного контроля концентрации пыли позволило использовать подсистему в комплексе УТАС, а объединение в ней функций измерения влажности и концентрации метана в выработках делает возможность оценить в режиме реального времени вероятность наступления взрывоопасной ситуации в шахтах, что до настоящего времени не выполняется в реальных системах. На основе комплексного показателя определены вероятностные характеристики взрывоопасности пылегазовой смеси: при наличии 1^{об.}% метана концентрационный нижний предел взрывчатости угольной пыли снижается в два раза, а при 2^{об.}% – в четыре. Из анализа требований, предъявляемых к измерительной подсистеме концентрации метана и пыли в угольных шахтах, определены ее базисные функции. Базисные функции аппаратных средств подсистемы и учет связей между ними позволили объединить их в единую систему, имеющую статус подсистемы комплекса УТАС. Выполнен структурно-алгоритмический синтез измерительной подсистемы, описаны структурные блоки аппаратных средств, разработаны и реализованы алгоритмы и подпрограммы их функционирования.

Измеритель; подсистема; концентрация; метан; пыль; порог взрывчатости.