

УДК 621.3.011

Н.Н. Прокопенко, В.Г. Сапогин, А.В. Бугакова, А.А. Игнашин**МЕТОДЫ КОМПЕНСАЦИИ ПАРАЗИТНЫХ ЕМКОСТЕЙ НА ПОДЛОЖКУ ИНТЕГРАЛЬНЫХ ИНДУКТИВНОСТЕЙ***

Рассматриваются основные методы собственной и взаимной компенсации паразитных емкостей на подложку интегральных индуктивностей (ИИ), применяемых в СВЧ сенсорах и устройствах преобразования высокочастотных сигналов систем автоматики и телекоммуникаций. Получены аналитические выражения для частоты собственного резонанса ИИ известных и предлагаемых в настоящей статье конструкций. Исследованы новые схемы токовой компенсации паразитных емкостей на подложку, основная особенность которых – применение широкополосных усилителей тока, например, каскадов с общей базой или с общим затвором. Исследована конструкция индуктивности со специальным экранирующим слоем, который располагается под металлической пленкой ИИ. Рассмотрены варианты выполнения экранирующего слоя в виде проводящего желоба и нескольких лепестков из металла. Показано, что при наличии экранирующего слоя, расположенного под металлической пленкой ИИ, возможна компенсация паразитной емкости на подложку за счет введения в конструкцию двух широкополосных инвертирующих усилителей напряжения. Исследованы цепи компенсации паразитных емкостей в ИИ на инвертирующих усилителях напряжения. Эффективность данного технического решения для индуктивности зависит от асимметрии схемы и, в частности, идентичности частотных характеристик каналов компенсации. Рассмотрен новый метод компенсации паразитных емкостей ИИ, не содержащий экранирующего слоя, размещаемого под витками металлической пленки ИИ. Это упрощает изготовление ИИ, так как при этом уменьшается число напыляемых проводящих слоев металла. Для многovitковой индуктивности, характеризующейся распределенными параметрами, предусматривается подключение цепей компенсации в нескольких точках по длине ИИ. Предлагаются две новых конструкции индуктивностей, в которых увеличены частоты их собственного резонанса за счет применения широкополосных повторителей тока и напряжения с коэффициентами передачи, близкими к единице. Определены частоты собственного резонанса ИИ предлагаемых конструкций, в т.ч. для ИИ, не содержащей экранирующего слоя. Приведен пример построения избирательного усилителя с цепью токовой компенсации паразитной емкости его интегральной индуктивности.

Интегральная индуктивность; паразитная емкость на подложку; цепь компенсации; частота собственного резонанса индуктивности.

N.N. Prokopenko, V.G. Sapogin, A.V. Bugakova, A.A. Ignashin**THE TECHNIQUES OF PARASITIC CAPACITANCES COMPENSATION ON THE SUBSTRATE OF INTEGRATED INDUCTANCES**

The main techniques of the inherent compensation and cancellation of parasitic capacitances on the substrate of the integrated inductances (II), applied in microwave sensors and converters of high-frequency signals of automation and telecommunication systems, are considered. The analytic expressions for the frequency of period resonance of II of the well-known constructions and the suggested ones are obtained in this article. The basic new circuits of current compensation of parasitic capacitances on the substrate are examined, the main feature of which is an application of broadband current amplifiers, e.g. stages with common base or with common gate. The construction of inductance with a special screening layer under the metal film of II is examined. The variants of

* Статья подготовлена по проекту № 8.374.2014/К Госзадания Минобрнауки РФ на 2014–2016 гг.

screening layer implementation in the form of conductive way and some metal leaves are considered. It is shown, that the compensation of parasitic capacitance to the substrate is possible due to the entering of two broadband inverting voltage amplifiers into the construction, when the screening layer is under the metal film of II. The compensation circuits of parasitic capacitances in II on the inverting voltage amplifiers are examined. The efficiency of this engineering solution for inductance depends on the circuit asymmetry and the identity of response lasing of compensation channels in particular. A new method of parasitic capacitances compensation of II without screening layer under the metal film of II is considered. It simplifies the production of II as the number of the spray conductive layers of metal are decreases. The connection of the compensation circuits in several points along II is provided for the multiloop inductance, which is characterized by the distributed constants. Two new constructions of inductivities, in which the frequencies of their period resonance are increased due to the application of the broadband current and voltage followers with transfer ratios close to one, are suggested. The frequencies of period resonance of II of the suggested constructions, including the frequencies for II, without screening layer, are determined. The example of the selective amplifier construction with the current compensation circuit of parasitic capacitance of its integrated inductance is given.

Integrated inductance; parasitic capacitance on the substrate; compensation circuit; frequency of period resonance of inductance.

Введение. Интегральные индуктивности являются базовым элементом СВЧ-сенсоров и устройств преобразования СВЧ сигналов в системах связи и автоматики. Их качественные показатели (например, частота собственного резонанса) определяют параметры квадратурных модуляторов и демодуляторов, малошумящих усилителей, управляемых генераторов, смесителей, фазорасщепителей и т.д. В этой связи проектированию микроиндуктивностей различного назначения с улучшенными частными свойствами уделяется большое внимание ведущими микроэлектронными фирмами мира [1–24].

Диапазон рабочих частот индуктивности (L) и, в частности, частота ее собственного резонанса ω_0 , зависят, в основном, от численных значений паразитных емкостей на полочку (C_p). В конечном итоге это отрицательно сказывается на высокочастотных параметрах аналоговых микросхем, для которых индуктивность является доминирующим или критическим элементом.

Для типовой конструкции индуктивности [1], уменьшение C_p связано с утолщением изолирующего слоя между спиралью индуктивности и общей шиной (корпусом). Однако, это не всегда осуществимо, а в ряде случаев – нецелесообразно.

Ряд ведущих микроэлектронных фирм мира [2–4] предлагает активные методы увеличения частоты собственного резонанса интегральной индуктивности, базирующиеся на принципе собственной компенсации.

Постановка задачи. Цель настоящей работы – рассмотреть особенности известных [2–4] и предлагаемых авторами статьи новых [25, 26] конструктивно-технологических методов расширения частотного диапазона интегральных индуктивностей.

1. Планарные индуктивности с цепями активной компенсации на основе неинвертирующих повторителей напряжения. В схеме рис. 1 [3] входное напряжение \dot{U}_{AL} на выводе AL передается широкополосным повторителем напряжения ПН1 в цепь специального конструктивного элемента, выполненного в виде проводящего «желоба», в котором располагается металлическая пленка интегральной индуктивности.

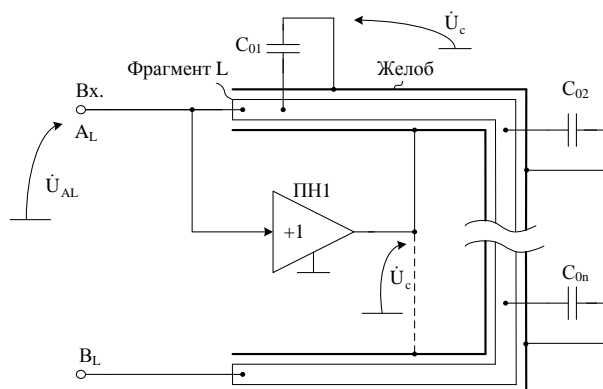


Рис. 1. Интегральная индуктивность по патенту US 6.936.764 [3]

В результате эффективная емкость в цепи сигнального вывода A_L индуктивности уменьшается:

$$C_{эф} = C_0(1 - K_{y1}), \quad (1)$$

где C_0 – эквивалентная паразитная емкость, приведенная к сигнальному выводу A_L ; $K_{y1} = 0,9 \div 0,99$ – коэффициент передачи по напряжению повторителя ПН1.

Роль экрана в другой схеме рис. 2 [4] выполняет «лепесток» из алюминия или меди, на который подается напряжение сигнального входа индуктивности U_{AL} .

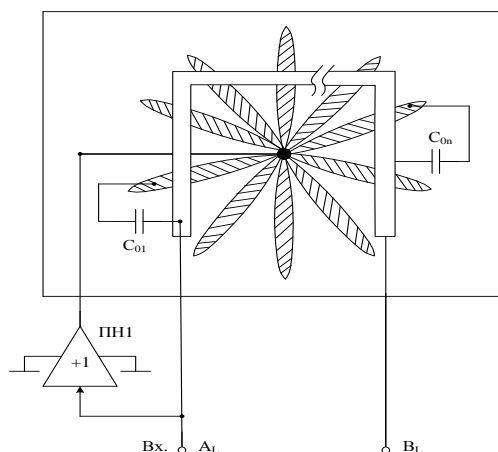


Рис. 2. Конструкция интегральной индуктивности с лепестковым экраном по патенту US 6.833.603 [4]

При этом, в соответствии с формулой (1), эффективная емкость планарной индуктивности уменьшается.

2. Цепи компенсации паразитных емкостей в интегральных индуктивностях на инвертирующих усилителях напряжения. При наличии проводящего экрана, расположенного под пленкой интегральной индуктивности (L), возможна компенсация паразитной емкости $C_0 = C_1 = C_2$ за счет введения в конструкцию двух широкополосных инвертирующих усилителей напряжения ($УН1$, $УН2$, рис. 3) [2].

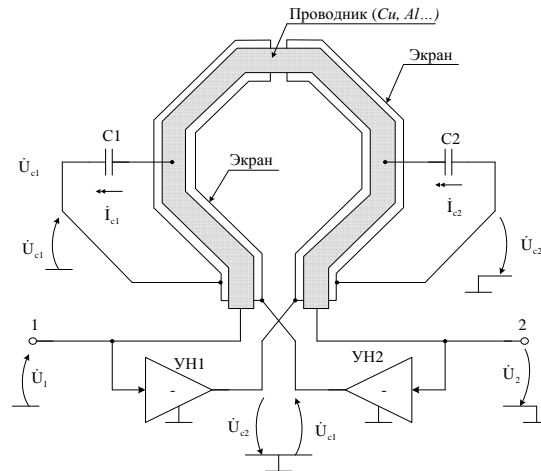


Рис. 3. Метод расширения диапазона рабочих частот интегральной индуктивности по патенту US 7.259.625 [2]

Эффективность данного технического решения зависит от симметрии схемы и, в частности, идентичности частотных характеристик, а также полосы пропускания инвертирующих усилителей УН1, УН2.

Комплекс напряжения, действующего между выводами каждого из конденсаторов $C_1=C_2$ в схеме рис. 3, определяется уравнением

$$\dot{U}_{12} = \dot{U}_1 - \dot{U}_{c1} = \dot{U}_1 - K_{y2} \dot{U}_2 = \dot{U}_1 \left(1 - K_{y2} \frac{U_2}{U_1} \right), \quad (2)$$

где U_1, U_2 – модули напряжений на первом 1 и втором 2 выводах индуктивности; K_{y2} – коэффициент передачи по напряжению усилителя УН2.

Если модули напряжений $U_1=U_2$, то ток через паразитную емкость C_1

$$\dot{I}_{c1} = j\omega \dot{U}_1 C_1 (1 - K_{y2}). \quad (3)$$

Таким образом, эффективная емкость ($C_{эф.1}$), «нагружающая» первый вывод индуктивности, определяется формулой

$$C_{эф.1} = C_1 (1 - K_{y2}). \quad (4)$$

Аналогично, эффективная емкость по второму выводу индуктивности

$$C_{эф.2} = C_2 (1 - K_{y1}). \quad (5)$$

Если выбрать $K_{y1}=0,99$ и $K_{y2}=0,99$, то в связи с уменьшением $C_{эф.1}$ и $C_{эф.2}$ частота собственного резонанса интегральной индуктивности увеличивается.

Основной недостаток данного метода компенсации паразитных емкостей [2] – необходимость применения сверхширокополосных инвертирующих усилителей УН1, УН2. Их практическое построение – основная проблема для интегральных индуктивностей рассматриваемого класса.

3. Планарные индуктивности с токовой компенсацией. На рис. 4 представлена конструкция предлагаемой планарной индуктивности [25]. В ней, в отличие от [3], обеспечивается токовая компенсация паразитных емкостей на подложку.

Конденсатор C_{p1} на рис. 4 моделирует паразитную емкость $C_n=C_{p1}$, которая образуется между металлической пленкой L и проводящим экранирующим элементом в точке его подключения ко входу неинвертирующего усилителя тока УТ. Коэффициент передачи по току УТ принимает значения $K_i=0,1 \div 0,99$.

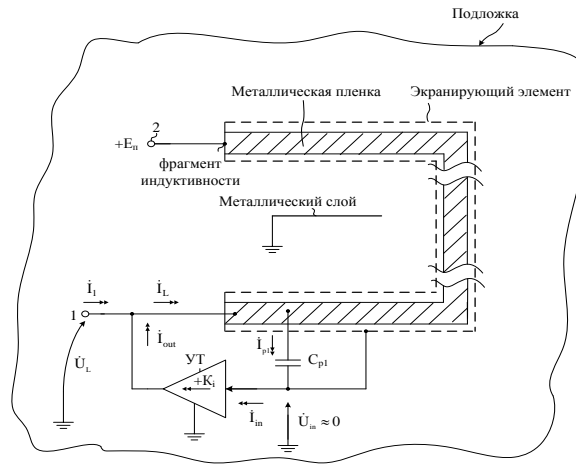


Рис. 4. Планарная индуктивность с токовой компенсацией паразитных емкостей

Определим частоту собственного резонанса ω_0 планарной индуктивности рис. 4, которая зависит от эффективной паразитной емкости в цепи сигнального вывода 1 и численных значений L .

При нулевом коэффициенте передачи тока неинвертирующего усилителя тока УТ ($K_i=0$) эквивалентная емкость в цепи сигнального вывода 1 определяется паразитной емкостью $C_n=C_{p1}$.

Если $K_i=0,1 \div 0,99$, то комплекс тока через паразитную емкость C_{p1} равен $\dot{I}_{p1} = \dot{U}_L j\omega C_{p1}$, а для входного тока \dot{I}_1 сигнального вывода 1 можно записать следующее уравнение

$$\dot{I}_1 = \dot{I}_L - \dot{I}_{out} = \dot{I}_L^* + \dot{I}_{p1} - \dot{U}_L j\omega C_{p1} K_i, \quad (6)$$

где \dot{I}_L – комплекс тока в индуктивности L , зависящий от численных значений L и паразитной емкости C_{p1} ; \dot{I}_{out} – комплекс выходного тока неинвертирующего усилителя тока УТ; \dot{U}_L – комплекс напряжения на сигнальном выводе 1 индуктивности; \dot{I}_{p1} – ток через паразитную емкость C_{p1} ; $\dot{I}_L^* = \frac{\dot{U}_L}{j\omega L}$ – комплекс индуктивной составляющей тока \dot{I}_1 , зависящий только от величины индуктивности L .

Таким образом, эквивалентная комплексная проводимость в цепи сигнального вывода 1

$$\dot{Y}_n = j \left[\omega C_{p1} (1 - K_i) - \frac{1}{\omega L} \right]. \quad (7)$$

При этом, частота собственного резонанса ω_0 , при которой $|\dot{Y}_n| \approx 0$

$$\omega_0 = \sqrt{\frac{1}{C_{p1}(1 - K_i)L}} = \omega_0^* \sqrt{\frac{1}{1 - K_i}}, \quad (8)$$

где $\omega_0^* = \sqrt{\frac{1}{C_{p1}L}}$ – частота собственного резонанса классической индуктивности без цепи компенсации.

Из формулы (8) следует, что за счет выбора величины K_i в диапазоне $K_i=0,1 \div 0,99$ можно обеспечить увеличение ω_0 в 5–10 раз. Данный вывод подтверждается результатами компьютерного моделирования [25, 26].

В случае, если индуктивность L многovitковая и характеризуется распределенными параметрами ($L_1=L_2=L_3=L_4 \dots =L_n$), то в схеме рис. 5 предусматривается подключение входа неинвертирующего усилителя тока УТ в нескольких точках по длине проводящего экранирующего элемента.

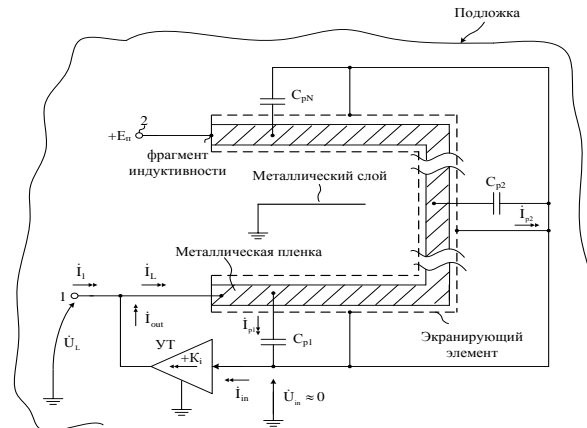


Рис. 5. Схема включения ИИ с токовой компенсацией [25]

Паразитные конденсаторы моделируют емкости C_{p2} , C_{pN} , которые образуются между металлической пленкой L и проводящим экранирующим элементом в точках его подключения ко входу неинвертирующего усилителя тока УТ.

Следует отметить, что во многих применениях предлагаемой индуктивности рис. 5 в практических электронных схемах не требуется введения (как отдельного функционального узла) неинвертирующего усилителя тока УТ. Это связано с тем, что необходимые усилители тока УТ достаточно часто уже присутствуют в схемах конкретных СВЧ-преобразователей сигналов (их нужно только найти). Таким примером служит избирательный усилитель рис. 6, в котором функции неинвертирующего усилителя тока УТ выполняет выходной каскад с общей базой в каскодном усилителе на транзисторе VT1.

В данной схеме неинвертирующий усилитель тока УТ реализован на транзисторе VT1, режим по постоянному току которого устанавливается источником напряжения E_c . Выходное напряжение $u_{\text{вых}}=u_L$ избирательного усилителя рис. 6 снимается в коллекторной цепи VT1.

4. Схемы компенсации паразитных емкостей интегральной индуктивности, не содержащей экранирующего слоя. Существенный недостаток рассмотренных ранее планарных индуктивностей рис. 1 – рис. 4, рис. 6 состоит в том, что они должны обязательно содержать специальный проводящий экран, размещаемый под витками металлической пленки L . Без экрана в данном техническом решении частота собственного резонанса (ω_0) принимает небольшие значения, зависящие от паразитной емкости C_n , которая в этом случае не компенсируется.

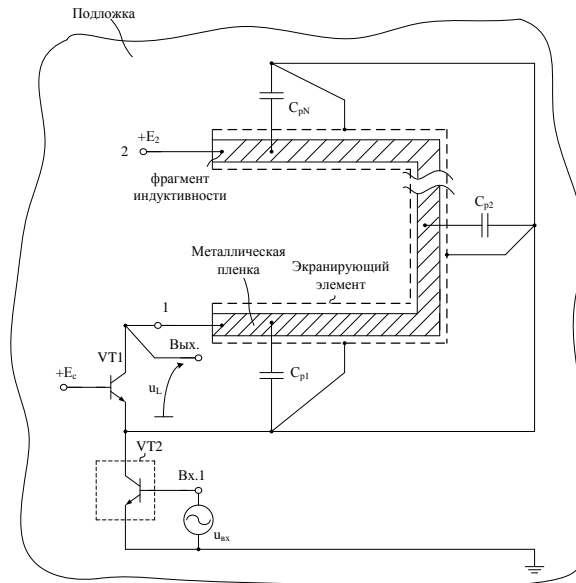


Рис. 6. Схема усилителя на основе интегральной индуктивности рис. 5

На рис. 7 показана более перспективная конструкция интегральной индуктивности [26]. Она обеспечивает расширение диапазона рабочих частот без применения в ее конструкции проводящего экрана. В конечном итоге, это существенно упрощает изготовление L, т.к. при этом уменьшается число напыляемых проводящих слоев.

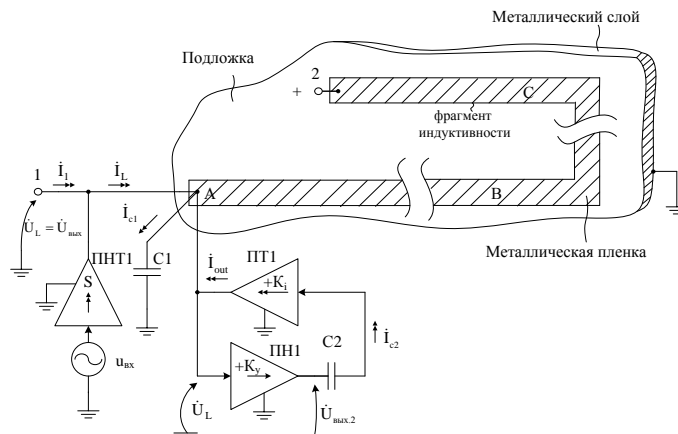


Рис. 7. Конструкция ИИ без экранирующего слоя [26]

В схеме рис. 7 интегральная индуктивность имеет сравнительно большую сосредоточенную емкость C_1 , приведенную к сигнальному выводу 1.

Введение элементов ПТ1, ПНТ1, C_2 схеме рис. 7 позволяют повысить собственную резонансную частоту индуктивности без введения экранирующего слоя. Здесь коэффициент передачи по току K_i неинвертирующего повторителя ПТ1 тока и коэффициент передачи по напряжению K_y неинвертирующего повторителя напряжения ПН1 близки к единице ($K_i \approx 1$, $K_y \approx 1$).

Определим частоту собственного резонанса ω_0 планарной индуктивности рис. 7, которая связана с эффективной паразитной емкостью в цепи сигнального вывода 1 и численных значений L , зависящей от числа витков металлической пленки.

При нулевом коэффициенте передачи тока ($K_i=0$) неинвертирующего повторителя тока ПТ1 эквивалентная емкость в цепи сигнального вывода 1 индуктивности определяется приведенной паразитной емкостью C_1 . Если $K_i=1$, $K_y=1$, то для входного тока \dot{I}_1 сигнального вывода 1 можно записать следующее уравнение

$$\dot{I}_1 = \dot{I}_L - \dot{I}_{out} = \dot{I}_L^* + \dot{I}_{c1} - \dot{I}_{out}, \quad (9)$$

где \dot{I}_L – комплекс тока в индуктивности, зависящий от численных значений L и паразитной емкости C_1 ; \dot{I}_{out} – комплекс выходного тока неинвертирующего усилителя тока ПТ1, причем $\dot{I}_{out} = \dot{U}_L K_y K_i j\omega C_2$; \dot{U}_L – комплекс напряжения на сигнальном выводе 1 индуктивности; \dot{I}_{c1} – комплекс тока через паразитную емкость C_1 , причем $\dot{I}_{c1} = \dot{U}_L j\omega C_1$; $\dot{I}_L^* = \frac{\dot{U}_L}{j\omega L}$ – комплекс индуктивной составляющей тока

\dot{I}_L , зависящий только от величины индуктивности L .

После преобразований формулы (9) можно найти, что эквивалентная комплексная проводимость в цепи сигнального вывода 1

$$\dot{Y}_n = j \left[\omega C_1 \left(1 - K_i K_y \frac{C_2}{C_1} \right) - \frac{1}{\omega L} \right]. \quad (10)$$

При этом частота собственного резонанса ω_0 планарной индуктивности, при которой $|\dot{Y}_n| \approx 0$

$$\omega_0 = \sqrt{\frac{1}{C_1 \left(1 - K_i K_y \frac{C_2}{C_1} \right) L}} = \omega_0^* \sqrt{\frac{1}{1 - K_i K_y \frac{C_2}{C_1}}}, \quad (11)$$

где $\omega_0^* = \sqrt{\frac{1}{C_1 L}}$ – частота собственного резонанса индуктивности без цепей компенсации.

Из формулы (11) следует, что при $K_i=1$, $K_y=1$ за счет выбора отношения емкостей корректирующих конденсаторов C_1 и C_2 (например, $C_1 \approx C_2$) можно обеспечить увеличение ω_0 предлагаемой интегральной индуктивности в 5–10 раз.

В случае, если индуктивность многovitковая и характеризуется распределенными параметрами (рис. 8, $L_1=L_2=L_3=L_4 \dots = L_n$, $C_1, C_2, C_3, \dots, C_n$), то предусматривается выделение (последовательно соединенных по длине) второго «В» и N -ого «С» ($N=3, 4, \dots$) дополнительных участков металлической пленки [26].

При этом к электрическим выводам от данных участков (рис. 8) подключаются входы соответственно ПН2 и N -го ($N=3, 4, \dots$) неинвертирующих повторителей напряжения, а также выходы ПТ2 и N -го ($N=3, 4, \dots$) неинвертирующих повторителей тока с низким входным и высоким выходным сопротивлениями. Причем, между выходом ПН2 и N -го ($N=3, 4, \dots$) неинвертирующих повторителей напряжения и входами ПТ2 и N -го ($N=3, 4, \dots$) неинвертирующих повторителей тока включаются соответствующие корректирующие конденсаторы C_6 и N -ый C_3 ($N=3, 4, \dots$).

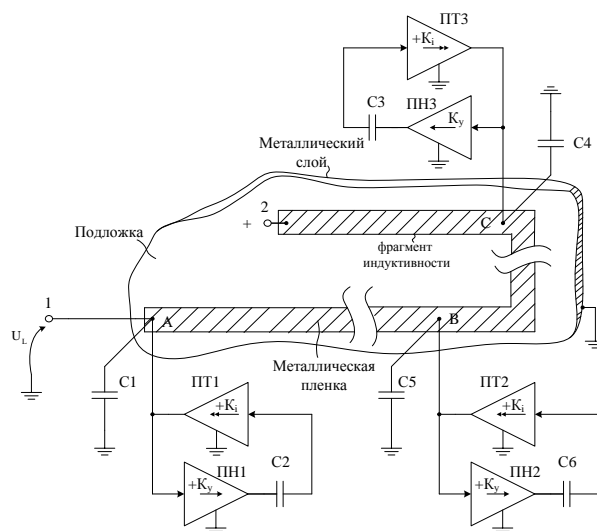


Рис. 8. Распределенное включение цепей компенсации паразитных емкостей III

Таким образом, рассмотренная планарная индуктивность не требует применения проводящего экрана, который усложняет процесс ее изготовления. При этом в сравнении с индуктивностью без проводящего экрана предлагаемая конструкция L имеет более широкий частотный диапазон [25].

В конструкциях индуктивностей рис. 7–8 применяются неинвертирующие усилители тока (например, каскады с общей базой) и неинвертирующие повторители напряжения (эмиттерные повторители и т.п.), которые могут иметь достаточно широкий верхний частотный диапазон коэффициентов передачи по току ($f_{\text{вТ}}$) и напряжению ($f_{\text{вН}}$). Так, например, при использовании транзисторов SiGe-техпроцесса (ИНР, Германия) с $f_{\alpha}=200\text{--}300$ ГГц, неинвертирующий усилитель тока ПТ1 и неинвертирующий повторитель напряжения ПН1 могут работать до частот 50–80 ГГц, обеспечивая эффективную компенсацию паразитных емкостей индуктивности при ее работе в гигагерцовом диапазоне частот.

Заключение. Впервые выполнен сравнительный анализ основных методов расширения диапазона рабочих частот интегральной индуктивности, связанных с введением в её конструкцию широкополосных неинвертирующих и инвертирующих повторителей напряжения. Исследованы две новые конструкции ИИ, базирующиеся на использовании неинвертирующих повторителей тока. Предлагаемые в статье ИИ имеют преимущества в сравнении с известными индуктивными элементами по частотному диапазону и технологичности изготовления.

БИБЛИОГРАФИЧЕСКИЙ СПИСОК

1. Chik Patrik Yue. Planar inductor with segmented conductive plane // Патент США № 6.593.838. 2003.
2. David I. Sanderson, Walden, NY. High Q monolithic inductors for use in differential circuits // Патент США № 7.259.625. 2007.
3. Groves Robert A. Three dimensional dynamically shielded high-Q BEOL metallization // Патент США № 6.936.764. 2005.
4. Park Jae-Eun. Dynamically patterned shielded high-Q inductor // Патент США № 6.833.603. 2004.
5. Bionic D. Assembly System Cloud: Functions, Information Flow and Behavior // In 9th International Conference of DAAAM Baltic, Industrial Engineering. – 2014. – P. 103-108.

6. *Yildirim D. and Li G.P.* On the design of high performance spiral inductors for communication system in a package (CSIP) // 2015 IEEE 65th Electronic Components and Technology Conference (ECTC), San Diego, CA. – 2015. – P. 2175-2179. DOI: 10.1109/ECTC.2015.7159904.
7. *Samanta K.K. and Robertson I.D.* High Performance Compact Multilayer Circular Spiral Inductors in Advanced Photoimageable Technology // IEEE Transactions on Components, Packaging and Manufacturing Technology. – 2014. – Vol. 4, No. 12. – P. 1981-1988. DOI: 10.1109/TCPMT.2014.2363819.
8. *Pacurar C., Topa V., Racasan A., Munteanu C. and Hebedean C.* Spiral inductors analysis and modelling // 2014 International Conference on Optimization of Electrical and Electronic Equipment (OPTIM), Bran. – 2014. – P. 210-215. DOI: 10.1109/OPTIM.2014.6850928.
9. *Shu W., Shichijo S., Henderson R. and An X.* A novel model for spiral inductor based on a unified CPW circuit model // Wireless and Microwave Technology Conference (WAMICON), 2014 IEEE 15th Annual. Tampa, FL. – 2014. – P. 1-3. DOI: 10.1109/WAMICON.2014.6857795.
10. *Olivo J., Carrara S. and De Micheli G.* A Study of Multi-Layer Spiral Inductors for Remote Powering of Implantable Sensors // IEEE Transactions on Biomedical Circuits and Systems. – 2013. – Vol. 7, No. 4. – P. 536-547. DOI: 10.1109/TBCAS.2012.2225620.
11. *Jeong J. W. et al.* Modeling of T-model equivalent circuit for spiral inductors in 90 nm CMOS technology // Proceedings of the 2015 International Conference on Microelectronic Test Structures, Tempe, AZ. – 2015. – P. 33-36. DOI: 10.1109/ICMTS.2015.7106104.
12. *Watson A.C., Melendy D., Francis P., Hwang K., Weisshaar A.* A comprehensive compact-modeling methodology for spiral inductors in silicon-based RFICs // IEEE Trans. Microw. Theory Tech. – 2004. – Vol. 52, No. 3. – P. 849-857. DOI: 10.1109/TMTT.2004.823594.
13. *Manikandan R.R., Vanukuru V.N.R., Chakravorty A. and Amrutur B.* A parameterized cell design for high-Q, variable width and spacing spiral inductors // 2014 IEEE International Microwave and RF Conference (IMaRC), Bangalore. – 2014. – P. 312-315. DOI: 10.1109/IMaRC.2014.7039049.
14. *Kuhn W.B., Yanduru N.K.* Spiral inductor substrate loss modeling in silicon RFICs // IEEE RAWCON. – 1998. – P. 305-308. <http://goo.gl/G62A9E>.
15. *Shilimkar V.S., Gaskill S.G. and Weisshaar A.* Scalable modeling of on-chip spiral inductors including metal fill parasitics // 2014 IEEE MTT-S International Microwave Symposium (IMS2014), Tampa, FL. – 2014. – P. 1-4. DOI: 10.1109/MWSYM.2014.6848648.
16. *Melendy D.* Modeling of on-chip spiral inductors for silicon RFICs // M.S. thesis, Dept. Elect. Comput. Eng., Oregon State Univ., Corvallis, OR. – 2002. – 124 p.
17. *Watson A.* Analysis and modeling of single-ended and differential spiral inductors in silicon-based RFICs // M.S. thesis, Dept. Elect. Eng. Comput. Sci., Oregon State Univ., Corvallis, OR. – 2003. – 106 p.
18. *Watson A., Francis P., Hwang K., Weisshaar A.* Wide-band distributed modeling of spiral inductors in RFICs // IEEE MTT-S Int. Microwave Symp. Dig. – 2003. – P. 1011-1014. DOI: 10.1109/MWSYM.2003.1212540.
19. *Crols J., Kinget P., Craninckx J., Steyeart M.* An analytical model of planar inductors on lowly doped silicon substrates for analog design up to 3 GHz // Symp. VLSI Circuits Dig. Tech. Papers. – 1996. – P. 28-29. DOI: 10.1109/VLSIC.1996.507703.
20. *De Roest D., Ymeri H., Vandenberghe S., Stucchi M., Schreurs D., Maex K., Nauwelaers B.* Some Measurement Results for Frequency-Dependent Inductance of IC Interconnects on a Lossy Silicon Substrate // IEEE Electron Device Letters. – 2002. – Vol. 23, Issue 2. – P. 103-104, DOI: 10.1109/55.981320.
21. *Büyüktas K.A., Koller K., Müller K.-H., Geiselbrechtinger A.* New Process for On-Chip Inductors with High Q-Factor Performance // International Journal of Microwave Science and Technology. – 2010. – Vol. 2010. – P. 1-9 DOI: 10.1155/2010/517187.
22. *Sapogin V.G., Prokopenko N.N.* Flux Inductance of Plane Conducting Ring with Azimuth Density of Current // ICSES 2014 International Conference on Signals and Electronic Systems, September 11-13, Poznan, POLAND. – 2014. DOI: 10.1109/ICSES.2014.6948711. WOS: 000348648600004.
23. *Sapogin V.G., Prokopenko N.N.* Running Inductance of Cylindrical Conductors with Axial Current Density // ICSES 2014 International Conference on Signals and Electronic Systems, September 11-13, Poznan, POLAND. – 2014. DOI: 10.1109/ICSES.2014.6948710. WOS:000348648600003.

24. Sapogin V.G., Prokopenko N.N., Sapogina L.K. Solution of Solitary Current Inductor's "Cutoff Frequency Problem" for EHF Applications // The International IEEE Conference on Microwaves, Communications, Antennas and Electronic Systems (COMCAS-2015), 2-4 november 2015, Tel Aviv, Israel. – 2015.
25. Прокопенко Н.Н., Сапогин В.Г., Иванов Ю.И., Бугакова А.В. Планарная индуктивность с расширенным частотным диапазоном // Заявка на патент РФ № 2015153702/08, 2015.
26. Прокопенко Н.Н., Сапогин В.Г., Бугакова А.В. Планарная индуктивность с расширенным частотным диапазоном // Заявка на патент РФ № 2015153374/08, 2015.

REFERENCES

1. Chik Patrik Yue. Planar inductor with segmented conductive plane. Patent USA No. 6.593.838, 2003.
2. David I. Sanderson, Walden, NY. High Q monolithic inductors for use in differential circuits. Patent USA No. 7.259.625, 2007.
3. Groves Robert A. Three dimensional dynamically shielded high-Q BEOL metallization. Patent USA No. 6.936.764, 2005.
4. Park Jae-Eun. Dynamically patterned shielded high-Q inductor. Patent USA No. 6.833.603, 2004.
5. Bionic D. Assembly System Cloud: Functions, Information Flow and Behavior, *In 9th International Conference of DAAAM Baltic, Industrial Engineering*, 2014, pp. 103-108.
6. Yildirim D. and Li G.P. On the design of high performance spiral inductors for communication system in a package (CSIP), *2015 IEEE 65th Electronic Components and Technology Conference (ECTC)*, San Diego, CA, 2015, pp. 2175-2179. DOI: 10.1109/ECTC.2015.7159904.
7. Samanta K.K. and Robertson I.D. High Performance Compact Multilayer Circular Spiral Inductors in Advanced Photoimageable Technology, *IEEE Transactions on Components, Packaging and Manufacturing Technology*, 2014, Vol. 4, No. 12, pp. 1981-1988. DOI: 10.1109/TCPMT.2014.2363819.
8. Pacurar C., Topa V., Racasan A., Munteanu C. and Hebedean C. Spiral inductors analysis and modeling, *2014 International Conference on Optimization of Electrical and Electronic Equipment (OPTIM)*, Bran., 2014, pp. 210-215. DOI: 10.1109/OPTIM.2014.6850928.
9. Shu W., Shichijo S., Henderson R. and An X. A novel model for spiral inductor based on a unified CPW circuit model, *Wireless and Microwave Technology Conference (WAMICON), 2014 IEEE 15th Annual*. Tampa, FL, 2014, pp. 1-3. DOI: 10.1109/WAMICON.2014.6857795.
10. Olivo J., Carrara S. and De Micheli G. A Study of Multi-Layer Spiral Inductors for Remote Powering of Implantable Sensors, *IEEE Transactions on Biomedical Circuits and Systems*, 2013, Vol. 7, No. 4, pp. 536-547. DOI: 10.1109/TBCAS.2012.2225620.
11. Jeong J. W. et al. Modeling of T-model equivalent circuit for spiral inductors in 90 nm CMOS technology, *Proceedings of the 2015 International Conference on Microelectronic Test Structures*, Tempe, AZ, 2015, pp. 33-36. DOI: 10.1109/ICMTS.2015.7106104.
12. Watson A.C., Melendy D., Francis P., Hwang K., Weisshaar A. A comprehensive compact-modeling methodology for spiral inductors in silicon-based RFICs, *IEEE Trans. Microw. Theory Tech.*, 2004, Vol. 52, No. 3, pp. 849 -857. DOI: 10.1109/TMTT.2004.823594.
13. Manikandan R.R., Vanukuru V.N.R., Chakravorty A. and Amrutur B. A parameterized cell design for high-Q, variable width and spacing spiral inductors, *2014 IEEE International Microwave and RF Conference (IMaRC)*, Bangalore, 2014, pp. 312-315. DOI: 10.1109/IMaRC.2014.7039049.
14. Kuhn W.B., Yanduru N.K. Spiral inductor substrate loss modeling in silicon RFICs, *IEEE RAWCON*, 1998, pp. 305-308. Available at: <http://goo.gl/G62A9E>.
15. Shilimkar V.S., Gaskill S.G. and Weisshaar A. Scalable modeling of on-chip spiral inductors including metal fill parasitic, *2014 IEEE MTT-S International Microwave Symposium (IMS2014)*, Tampa, FL, 2014, pp. 1-4. DOI: 10.1109/MWSYM.2014.6848648.
16. Melendy D. Modeling of on-chip spiral inductors for silicon RFICs, *M.S. thesis, Dept. Elect. Comput. Eng., Oregon State Univ., Corvallis, OR*, 2002, 124 p.
17. Watson A. Analysis and modeling of single-ended and differential spiral inductors in silicon-based RFICs, *M.S. thesis, Dept. Elect. Eng. Comput. Sci., Oregon State Univ., Corvallis, OR*, 2003, 106 p.

18. Watson A., Francis P., Hwang K., Weisshaar A. Wide-band distributed modeling of spiral inductors in RFICs, *IEEE MTT-S Int. Microwave Symp. Dig.*, 2003, pp. 1011-1014. DOI: 10.1109/MWSYM.2003.1212540.
19. Crols J., Kinget P., Craninckx J., Steyeart M. An analytical model of planar inductors on lowly doped silicon substrates for analog design up to 3 GHz, *Symp. VLSI Circuits Dig. Tech. Papers*, 1996, pp. 28-29. DOI: 10.1109/VLSIC.1996.507703.
20. De Roest D., Ymeri H., Vandenberghe S., Stucchi M., Schreurs D., Maex K., Nauwelaers B. Some Measurement Results for Frequency-Dependent Inductance of IC Interconnects on a Lossy Silicon Substrate, *IEEE Electron Device Letters*, 2002, Vol. 23, Issue 2, pp. 103-104, DOI: 10.1109/55.981320.
21. Büyüktas K.A., Koller K., Müller K.-H., Geiselbrechtinger A. New Process for On-Chip Inductors with High Q-Factor Performance, *International Journal of Microwave Science and Technology*, 2010, Vol. 2010, pp. 1-9 DOI: 10.1155/2010/517187.
22. Sapogin V.G., Prokopenko N.N. Flux Inductance of Plane Conducting Ring with Azimuth Density of Current, *ICSES 2014 International Conference on Signals and Electronic Systems, September 11-13, Poznan, POLAND. – 2014*. DOI: 10.1109/ICSES.2014.6948711. WOS: 000348648600004.
23. Sapogin V.G., Prokopenko N.N. Running Inductance of Cylindrical Conductors with Axial Current Density, *ICSES 2014 International Conference on Signals and Electronic Systems, September 11-13, Poznan, POLAND. – 2014*. DOI: 10.1109/ICSES.2014.6948710. WOS:000348648600003.
24. Sapogin V.G., Prokopenko N.N., Sapogina L.K. Solution of Solitary Current Inductor's "Cutoff Frequency Problem" for EHF Applications, *The International IEEE Conference on Microwaves, Communications, Antennas and Electronic Systems (COMCAS-2015), 2-4 november 2015, Tel Aviv, Israel. – 2015*.
25. Prokopenko N.N., Sapogin V.G., Ivanov Yu.I., Bugakova A.V. Planarnaya induktivnost' s rasshirennym chastotnym diapazonom [A planar inductance with extended frequency range]. Patent application RF No. 2015153702/08, 2015.
26. Prokopenko N.N., Sapogin V.G., Bugakova A.V. Planarnaya induktivnost' s rasshirennym chastotnym diapazonom [A planar inductance with extended frequency range]. Patent application RF No. 2015153374/08, 2015.

Статью рекомендовал к опубликованию д.т.н., профессор В.И. Марчук.

Прокопенко Николай Николаевич – Донской государственный технический университет; e-mail: prokopenko@sssu.ru; 346500, г. Шахты, Шевченко, 147; тел.: +79185182266; д.т.н.; профессор.

Бугакова Анна Витальевна – e-mail: annabugakova.1992@mail.ru; тел.: +79094169380; магистрант.

Игнашин Андрей Алексеевич – e-mail: annabugakova.1992@mail.ru; тел.: +79061833301; студент.

Сапогин Владимир Георгиевич – Донской государственный технический университет; e-mail: sapogin@mail.ru; 347928, г. Таганрог, Некрасовский 44; тел.: +79281437404; к.ф.-м.н.; профессор.

Prokopenko Nikolay Nikolayevich – Don State Technical University; e-mail: prokopenko@sssu.ru; 147, Shevchenko street, Shakhty, 346500, Russia; phone: +79185182266; dr of eng. sc.; professor.

Bugakova Anna Vitalievna – e-mail: annabugakova.1992@mail.ru; phone: +79094169380; master student.

Ignashin Andrey Alexeevich – e-mail: annabugakova.1992@mail.ru; phone: +79061833301; student.

Sapogin Vladimir Georgievich – Don State Technical University; e-mail: sapogin@mail.ru; 44, Neckrasovsky, Taganrog, 347928, Russia; phone: +79281437404; cand. of phys-math. sc.; professor.